

Kelompok : 7

Anggota : Abdun Wijaya

Dina Mutiara

Fachri

Ricki Iqbal Priyono

ELEMENT OF BUS DESIGN

Pengertian

Sistem bus adalah Penghubung bagi keseluruhan komponen computer dalam menjalankan tugasnya.

Komponen-komponen komputer yaitu:

- a. CPU
- b. Memory
- c. Perangkat I/O

Transfer data antar komponen komputer dapat dilakukan dengan cara :

- a. Data atau program yang tersimpan dalam memori dapat diakses dan dieksekusi CPU melalui perantara bus.
- b. Melihat hasil eksekusi melalui monitor juga menggunakan sistem bus.
- c. Kecepatan komponen penyusun komputer harus diimbangi kecepatan dan manajemen bus yang baik.

Elemen-elemen dalam perancangan system bus :

1. Parameter dasar perancangan bus dapat diklasifikasikan berdasarkan jenis :
 - a. Dedicated
 - b. Multiplexed

2. Metode arbitrase
 - a. Tersentralisasi
 - b. Terdistribusi
3. Timing
 - a. Sinkron
 - b. Tak sinkron
4. Lebar bus
 - a. Lebar address
 - b. Lebar data
5. Jenis transfer data
 - a. read
 - b. write
 - c. read-modify-write
 - d. read-alter-write, block

Jenis Bus :

1. Dedicated bus

Bus dibedakan menjadi bus yang khusus menyalurkan data tertentu, misalnya paket data saja, atau alamat saja.

2. Multiplexed bus

Bus dilalukan informasi yang berbeda baik data, alamat maupun sinyal kontrol dengan metode multiplex data maka bus ini disebut Multiplexed bus.

- Keuntungan adalah hanya memerlukan saluran sedikit sehingga dapat menghemat tempat.
- Kerugiannya adalah kecepatan transfer data menurun dan diperlukan mekanisme yang kompleks untuk mengurai data yang telah dimultiplex.

Metode Arbitrase

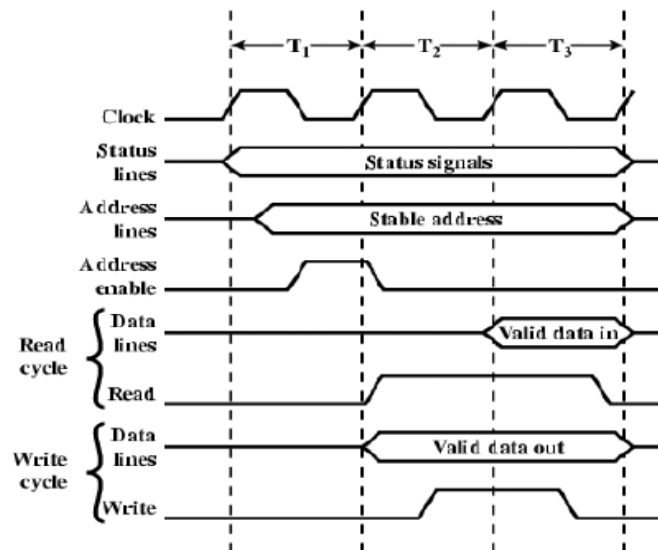
- Pada metode tersentral diperlukan pengontrol bus sentral atau arbiter yang bertugas mengatur penggunaan bus oleh modul. Arbiter bisa suatu modul atau bagian fungsi CPU.

- Pada metode terdistribusi, setiap modul memiliki logika pengontrol akses (access control logic) yang berfungsi mengatur pertukaran data melalui bus.
- Kedua metode arbitrase intinya menugaskan suatu perangkat bisa modul I/O ataupun CPU bertindak sebagai master kontrol pertukaran.

Timing Sinkron

- Metode pewaktuan sinkron terjadinya event pada bus ditentukan oleh sebuah pewaktu (clock).
- Sebuah transmisi 1 – 0 disebut siklus waktu atau siklus bus dan menentukan besarnya slot waktu.
- Semua perangkat modul pada bus dapat membaca atau mengetahui siklus clock.
- Biasanya satu siklus untuk satu event.
- Model ini mudah diimplementasikan dan cepat namun kurang fleksibel menangani peralatan yang beda kecepatan operasinya.
- Biasanya digunakan untuk modul–modul tertentu yang sudah jelas karakteristiknya.

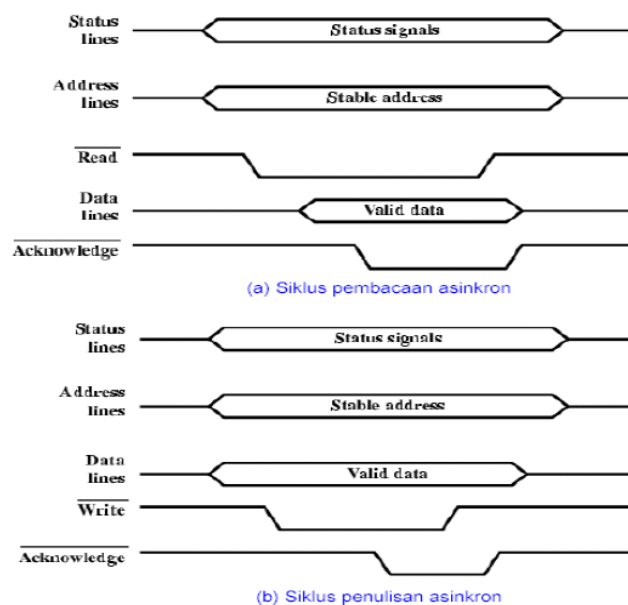
Contoh pewaktuan sinkron



Timing Asinkron

- Kerja modul yang tidak serempakkecepatannya.
- Event yang terjadi pada bus tergantung event sebelumnya sehingga diperlukan sinyal – sinyal validasi untuk mengidentifikasi data yang ditransfer.
- Sistem ini mampu menggabungkan kerja modul–modul yang berbeda kecepatan maupun teknologinya, asalkan aturan transfernya sama.

Contoh Pewaktuan Asinkron



Lebar Bus

- ❖ Semakin lebar bus maka semakin besar data yang dapat ditransfer sekali waktu.
- ❖ Semakin besar bus alamat, akan semakin banyak range lokasi yang dapat direfensikan.

Jenis Transfer Data

- ✓ Operasi transfer data adalah pertukaran data antar modul sebagai tindak lanjut atau pendukung operasi yang sedang dilakukan.
- ✓ Saat operasi baca (read), terjadi pengambilan data dari memori ke CPU, begitu juga sebaliknya pada operasi penulisan maupun operasi – operasi kombinasi.
- ✓ Bus harus mampu menyediakan layanan saluran bagi semua operasi computer.

Sumber-sumber :

<http://risky-anggana.blogspot.com/>

<http://www.eepis.ac.id/~setia/Modul/Orkom/P15.pdf>

<http://www.docstoc.com/docs/16967458/Organisasi-Komputer>

Buku dari William Stalling Organisasi dan Arsitektur Komputer Edisi 4 Jilid 1